

専門科目（午前）

21 大修

情報工学

時間 9:30 ~ 12:30

集積システム専攻・計算工学専攻

注 意 事 項

1. 各解答用紙に受験番号を記入せよ。
 2. 次の7題の中から4題を選択して解答せよ。5題以上解答した場合はすべて無効とする。
 3. 解答は1題ごとに別々の解答用紙に、問題番号を明記した上で記入せよ。必要であれば、解答用紙の裏面に記入してよいが、解答用紙の表面にその旨を明記すること。
 4. 1枚の解答用紙に2題以上の解答を記入した場合はそれらの解答を無効とすることがある。
 5. 1題の解答を2枚以上の解答用紙に記入した場合はその解答を無効とすることがある。
 6. 電子式卓上計算機等の使用は認めない。
-

1. 下記の問に答えよ.

1) 次の微分を計算せよ. 導出過程は記述しなくてもよい.

a) $\frac{d}{dx}\left(\frac{x^3+2x+1}{x-1}\right)$ (ただし, $x \neq 1$ とする.)

b) $\frac{d}{dx}(\sin^{-1}(2x+1))$ (ただし, \sin^{-1} は \sin の逆関数であり,
 $0 \leq \sin^{-1}(2x+1) \leq \pi/2$ とする.)

2) $x^2 + y^2 = R^2$ ($R > 0$) で表される円周を一周する経路を C としたとき, 次の線積分を計算せよ. 計算過程も記述すること.

$$\oint_C (x^2 + y + R) ds$$

ただし, s は経路 C に沿った長さを表す.

3) 一定の温度 x_p が保たれる部屋に, 時刻 0 で温度 x_0 ($\neq x_p$) の物体を置いたところ, 時刻 T (> 0) において, 部屋と物体の温度差が半分になった. 物体の温度変化が部屋との温度差に正比例するとき, 時刻 t (≥ 0) における物体の温度 $x(t)$ が満たす微分方程式を書け. また, 導出過程を付して $x(t)$ を求めよ.

4) 実数列 $\{a_n\}_{n=1}^{\infty}$ が以下を満たすとき, コーシー列と呼ぶ.

$$\forall \epsilon > 0 \exists N \forall m \forall n [m, n > N \Rightarrow |a_m - a_n| < \epsilon]$$

ただし, N, m, n は自然数とする.

a) $a_n = \sum_{i=0}^{n-1} (-\frac{1}{2})^i$ のとき, 実数列 $\{a_n\}_{n=1}^{\infty}$ がコーシー列であることを証明せよ.

b) $a_n = (-1)^n$ のとき, 実数列 $\{a_n\}_{n=1}^{\infty}$ がコーシー列でないことを証明せよ.

2. 1) 平均 0, 標準偏差 1 の連続分布 D_1 に従う標本 x が, 区間 $[-1.5, 1.5]$ に存在する確率 P に関して以下の問に答えよ. ただし, 計算過程も記述し, 答は小数第 2 位まで求めよ.
- a) 分布 D_1 が正規分布のとき, 区間 $[-1.5, 1.5]$ を 4 等分し台形則を適用することにより, 確率 P を計算せよ. 必要があれば, $\phi(0) = 0.40, \phi(0.75) = 0.30, \phi(1.5) = 0.13$ としてよい. ただし, $\phi(x)$ は確率変数 x に関する標準正規分布の確率密度関数である.
 - b) 分布 D_1 がある連続した区間上の一様分布のとき, 確率 P を計算せよ. 必要があれば, $\sqrt{3} = 1.73$ としてよい.
 - c) 分布 D_1 における確率 P の下限を, チェビシエフの不等式を用いて計算せよ.
- 2) 確率分布 D_2 に従う n 個の独立な標本 $\{x_i \mid x_i \in \mathbb{R}\}_{i=1}^n$ に対して, 以下の問に答えよ. ただし, 導出過程も記述すること.
- a) 分布 D_2 が正規分布のとき, この正規分布の期待値と分散の最尤推定量を標本から求めよ.
 - b) 分布 D_2 が $[a, b]$ 上の連続一様分布のとき, a と b の最尤推定量を標本から求めよ.

3. 空でない集合 A と B に対して, A の各要素に B の要素を一つ対応させることを A から B への写像という. A から B への写像 f によって A の要素 a に対応させられた B の要素を a の像といい, $f(a)$ で表す. また, B の部分集合 $\{f(a) | a \in A\}$ を A の像といい, $f(A)$ で表す. $f(A) = B$ であるとき, f を全射という. また, 任意の $a, a' \in A$ に対して, $a \neq a'$ ならば $f(a) \neq f(a')$ であるとき, f を単射という. f は, 全射かつ単射であるとき, 全単射であるという.

1) S と T が空でない有限集合であり, $|S| = m$, $|T| = n$ であるとき, 以下の間に答えよ. ただし, $|A|$ は有限集合 A の要素数を表す.

- S から T への全射が存在するための必要十分条件は, $m \geq n$ であることを示せ.
- S から T への単射が存在するための必要十分条件は, $m \leq n$ であることを示せ.
- S から T への全単射が存在するための必要十分条件は, $m = n$ であることを示せ.
- S から T への写像はいくつあるか.
- S から T への単射はいくつあるか.
- S から T への全単射はいくつあるか.

2) k 個の集合 X_1, X_2, \dots, X_k ($k \geq 1$) に対して, 集合 $\{(x_1, x_2, \dots, x_k) | x_i \in X_i (1 \leq i \leq k)\}$ をこれらの集合の直積といい, $X_1 \times X_2 \times \dots \times X_k$ で表す. また, すべての i ($1 \leq i \leq k$) に対して, X_i が集合 X に等しいとき, $X_1 \times X_2 \times \dots \times X_k$ を X^k で表す. $\{0, 1\}^k$ から $\{0, 1\}$ への任意の写像を k 変数ブール関数という. 以下の間に答えよ.

- $\{0, 1\}^k$ の要素数はいくつか.
- k 変数ブール関数はいくつあるか.
- 全射である k 変数ブール関数はいくつあるか.
- 単射である k 変数ブール関数はいくつあるか.
- 全単射である k 変数ブール関数はいくつあるか.

4.

図 4. 1 は破線で囲まれた nMOS トランジスタ回路とプルアップ抵抗を組み合わせた形式の電源電圧 5V のデジタル電子回路を示している。各 nMOS トランジスタのオン抵抗値はすべて $10\text{k}\Omega$ 、オフ抵抗値は無有限大とする。

- 1) nMOS トランジスタのスイッチ特性について以下の間に答えよ。
 - a) オンさせるために、ゲートに加える電圧は高電圧か低電圧か。
 - b) オン抵抗値と nMOS トランジスタのゲート幅とゲート長との関係を述べよ。

- 2) nMOS トランジスタ回路の出力端子 p_1 と p_2 間のスイッチ特性について以下の間に答えよ。

- a) 端子 p_1 と p_2 が導通するための条件を、入力端子 a, b, c の電圧に対応する論理変数 A, B, C を用いた論理式で示せ。ただし、高電圧を論理値 1、低電圧を論理値 0 とする。
- b) 導通時の出力端子 p_1 と p_2 間の等価オン抵抗値の最小値と最大値を求めよ。ただし、単位 $\text{k}\Omega$ で小数点第 1 位まで求めよ。

- 3) 図 4. 1 のデジタル電子回路について、以下の間に答えよ。

- a) 入力端子 a, b, c の電圧に対応する論理変数 A, B, C を用いた出力端子 f の論理関数 F を示せ。
- b) 出力端子の論理 0 と論理 1 に対応する電圧値を求めよ。1 通りでないときはすべて求めよ。
- c) この論理関数 F を反転した論理関数 \bar{F} を実現する同じ形式の回路を示せ。ただし、入力端子に論理変数 A, B, C の反転入力 $\bar{A}, \bar{B}, \bar{C}$ を加えても良い。
- d) すべての入力端子に図 4. 2 に示すような 0V から 5V まで変化する理想的な矩形パルスと同時に加えたとき、立ち上がりと立ち下がり特性の変化がわかるように、出力端子の波形の概形を示せ。ただし、出力端子と接地線との間には寄生容量が存在するものとする。
- e) すべてのトランジスタのゲート幅だけを大きくしたとき、立ち上がりと立ち下がり特性はどのようになるか述べよ。
- f) このデジタル論理回路の最大の静的消費電力を求めよ。ただし、静的状態とはすべての入力端子の電圧は 0V または 5V に固定され、十分時間が経過したときの回路の状態をいう。ただし、単位 mW で小数点第 1 位まで求めよ。

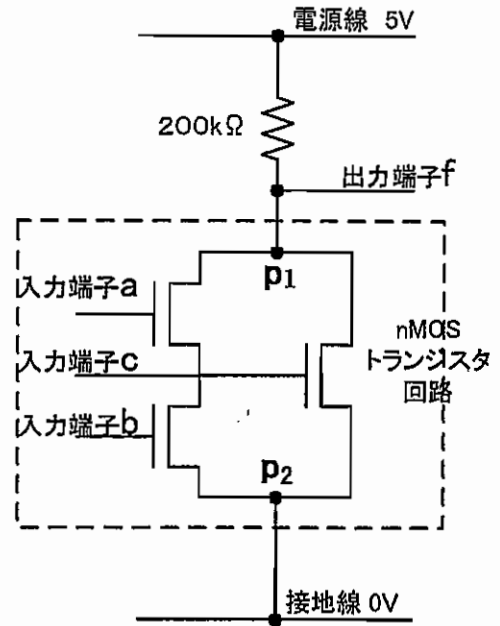


図 4. 1 デジタル電子回路

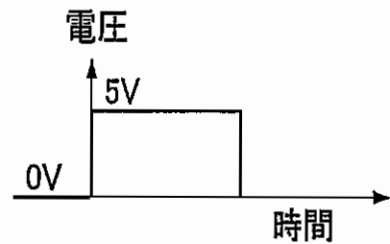


図 4. 2 入力矩形パルス

5. 以下の問に答えよ.

1) 情報源アルファベット $S = \{s_0, s_1, s_2\}$ を有し, 情報源記号の生起確率が $p(s_0) = 7/10$, $p(s_1) = 2/10$ および $p(s_2) = 1/10$ である定常無記憶情報源の符号化を考える.

- この情報源のエントロピー H を求めよ. ただし, 対数の底は 2 とし, 小数点以下第 2 位まで求めよ. また, 必要ならば $\log_2 7 = 2.807$, $\log_2 10 = 3.322$ とせよ.
- 上記の情報源記号を 2 記号組み合わせさせて出力する 2 次拡大情報源を考える. このとき, 情報源アルファベットは以下のように与えられる.

$$S^2 = \{s_0s_0, s_0s_1, s_0s_2, s_1s_0, s_1s_1, s_1s_2, s_2s_0, s_2s_1, s_2s_2\}$$

ただし, 記号 $s_i s_j (i, j \in \{0, 1, 2\})$ の生起確率は $p(s_i s_j) = p(s_i) p(s_j)$ で与えられるものとする. この拡大情報源に対する 2 元ハフマン符号の木を作成せよ. ただし, 木の葉には対応する記号と生起確率を明記せよ.

- 上記の問題 b) のハフマン符号を用いたとき, 情報源アルファベット S^2 の 1 記号あたりの平均符号長と, 情報源アルファベット S の 1 記号あたりの平均符号長を求めよ.
 - 情報源記号を n 記号組み合わせさせて出力する n 次拡大情報源を考える. ただし, n は 2 以上の整数である. この n 次拡大情報源に対して 2 元ハフマン符号を適用したとき, 情報源アルファベット S の 1 記号あたりの平均符号長と, 情報源のエントロピー H の関係を述べよ.
- 2) 誤り確率 ε_1 を有する 2 元対称通信路 BSC1 と, 誤り確率 ε_2 を有する 2 元対称通信路 BSC2 を縦続接続した, 図 5.1 に示す通信路 C を考える.

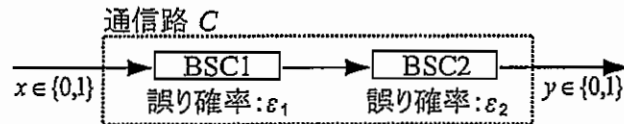


図 5.1 2 つの 2 元対称通信路を縦続接続した通信路 C

ここで, BSC1 に入力される記号を $x \in \{0, 1\}$, BSC2 から出力される記号を $y \in \{0, 1\}$ で表す.

- 通信路 C において, 入力 $x = 0$ が与えられたとき, 出力が $y = 1$ となる条件付き確率 P_E を求めよ.
- 通信路 C の通信路容量を, ε_1 と ε_2 を用いて示せ.
- 通信路 C における誤りを訂正するため, 図 5.2 に示すような通信路符号化を行う場合について考える.

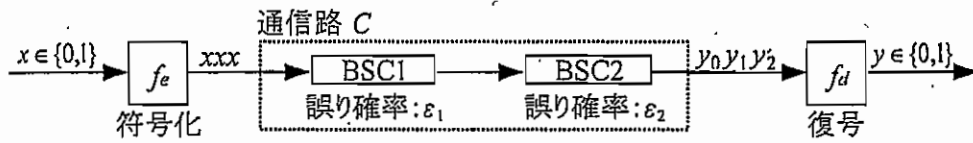


図 5.2 通信路 C に対する通信路符号化

ここで, $x, y_0, y_1, y_2, y \in \{0, 1\}$ であり, 符号化関数 f_e は情報語 x から長さ 3 ビットの繰り返し符号語を得るための関数として次のように定義する.

$$f_e(x) = xxx$$

また, 復号関数 f_d は, 長さ 3 ビットの受信語 $y_0 y_1 y_2$ から復号語 y を得るための関数であり, 次のように定義する.

$$y = f_d(y_0 y_1 y_2) = \begin{cases} 0 & (y_0 y_1 y_2 \in \{000, 001, 010, 100\}) \\ 1 & (y_0 y_1 y_2 \in \{111, 110, 101, 011\}) \end{cases}$$

このような通信路符号化を用いたとき, 情報語 x と復号語 y の間での誤り確率 $P(x \neq y)$ を, P_E を用いて示せ. ただし, $x = 0$ である確率および $x = 1$ である確率はともに $1/2$ とする.

6. 1) 1ビットの入力 A, B, S および出力 Y を備えたマルチプレクサについて考える。S=0 のとき A の値を Y に出力し、S=1 のとき B の値を Y に出力する。このマルチプレクサの真理値表、カルノー図、論理式、および回路図を示せ。なお、真理値表およびカルノー図の作成には表 6.1 および図 6.1 の形式を参照すること。また、論理式、論理回路は非冗長な構成とし、論理ゲートとしては 2 入力の NAND ゲートおよび NOT ゲートのみを使用すること。

表 6.1: 真理値表

A	B	S	Y
	⋮		⋮

S \ AB	00	01	11	10
0				
1				

図 6.1: カルノー図

- 2) 表 6.2 は、ある 16 ビットコンピュータの命令仕様を示している。このコンピュータは主な構成要素として制御ユニット、機能ユニット、16 ビット幅のレジスタ 8 個 (R0~R7) を含むレジスタファイル、データメモリを含む。表 6.2 中のニーモニック形式については、RD, RA, RB はそれぞれデスティネーションレジスタ、ソースレジスタ A、ソースレジスタ B を表し、R0~R7 のレジスタを指定する。各レジスタには符号付きの整数が 2 の補数表現で格納されている。次に、レジスタ転送式で使用される記号中、DR# はデスティネーションレジスタの番号、SA# はソースレジスタ A の番号、SB# はソースレジスタ B の番号を表し、図 6.2 に定義される 16 ビットの命令形式の各フィールドの値でレジスタ番号を指定する。また、R, M はそれぞれレジスタとメモリを表す。例えば SA# の値が 1 のとき、“R[SA#]” の形式で、ソースレジスタ R1 の保持するデータを示す。また、“M[R[SA#]]” の形式で、ソースレジスタ R1 の保持するデータを番地とするメモリアccessを意味する。左矢印記号“←”はデータ転送を示す。“sext”は、命令に含まれる 3 ビットの 2 の補数で表現された即値を保持する IMM フィールドの値を 16 ビットに符号拡張する操作を意味する。

15	0
Opcode	デスティネーション レジスタ (DR#) ソース レジスタ A (SA#) ソース レジスタ B (SB#) または 即値 (IMM)

図 6.2: 命令形式

表 6.2: 命令仕様

命令	Opcode	ニーモニック形式	レジスタ転送式
1 増加	0000001	INC RD, RA	$R[DR\#] \leftarrow R[SA\#] + 1$
加算	0000010	ADD RD, RA, RB	$R[DR\#] \leftarrow R[SA\#] + R[SB\#]$
排他的論理和	0001010	XOR RD, RA, RB	$R[DR\#] \leftarrow R[SA\#] \oplus R[SB\#]$
否定	0001011	NOT RD, RA	$R[DR\#] \leftarrow \overline{R[SA\#]}$
即値オペランド加算	1000010	ADI RD, RA, IMM	$R[DR\#] \leftarrow R[SA\#] + \text{sext IMM}$
ロード	0010000	LD RD, RA	$R[DR\#] \leftarrow M[R[SA\#]]$
ストア	0100000	ST RA, RB	$M[R[SA\#]] \leftarrow R[SB\#]$

a) 図 6.2 および表 6.2 を参照し, i)~iii) のレジスタ転送式を命令形式に変換せよ。ただし, 使用されないフィールドの値は 0 とする。例えば“ $R[0] \leftarrow \overline{R[3]}$ ”を変換した結果は, 命令形式のフィールドの順序で“{0001011, 000, 011, 000}”のように記述する。

i) $R[1] \leftarrow M[R[4]]$

ii) $R[2] \leftarrow R[5] + \text{sext } 3$

iii) $R[3] \leftarrow R[2] \oplus R[3]$

b) 算術演算 $59 - (6 + 3)$ を実行するプログラムと実行時のレジスタの状態について, 表 6.2 の命令仕様を参照して図 6.3 の空欄 (1)~(15) を埋めよ。なお, レジスタおよびメモリの保持する値は 10 進の整数で表記せよ。初期状態として R1, R2 には 0 が格納され, R3 には 128 が格納されているものとする。また, データメモリ M の 128 番地には 6 が格納され, 129 番地には 59 が格納されているものとし, 実行結果を 130 番地に格納するものとする。

プログラム		レジスタの状態
LD	R1, R3	R1 = (8)
(1)	R1, R1, 3	R1 = 9
(2)	R1, R1	R1 = (9)
INC	(3), (4)	R1 = (10)
INC	R3, R3	R3 = (11)
(5)	R2, R3	R2 = (12)
ADD	R2, R2, (6)	R2 = (13)
INC	R3, R3	R3 = (14)
ST	R3, (7)	M[R3] = (15)

図 6.3: プログラムとレジスタの状態

3) 図 6.4 は、ある 16 ビットコンピュータのデータパスの構成を示している。このデータパスは 16 ビット幅のレジスタ 8 個を含むレジスタファイル、機能ユニット、およびマルチプレクサ (MUX) で構成される。表 6.3 は、このデータパスの制御信号の組み合わせで表現される制御語のエンコーディングを示している。制御語は DR#, SA#, SB#, MB, FS, MD, WE の 7 つのフィールドで構成され、DR#, SA#, SB# の意味は 2) と同じである。MB は、バス B の入力として定数 (Constant In) または指定されたソースレジスタからの出力 B を選択する。FS は機能ユニットの動作を制御する。MD は、バス D の入力として機能ユニットの出力 F または Data In からのデータを選択する。また、WE はレジスタへの書き込みを指示する。表 6.3 の各列は、それぞれのフィールドが取りうる制御信号の値とその内容をコロンで区切って示している。例えば、DR# で指定されうるレジスタ R0 は 3 桁の 2 進数 "000" にエンコードされる。

データパスに次の a)~e) の 14 ビットの制御語が順次与えられた場合に実行される命令のレジスタ転送式を示すとともに、実行後のデスティネーションレジスタの値を符号なしの 16 進数として示せ。

- a) {001, 110, 011, 0, 01, 0, 1}
- b) {001, 001, 000, 0, 11, 0, 1}
- c) {001, 001, 000, 1, 01, 0, 1}
- d) {010, 000, 000, 0, 00, 1, 1}
- e) {010, 010, 001, 0, 01, 0, 1}

なお、制御語で使用されないフィールドがある場合は 0 としている。また、レジスタ転送式では、2) と同様にデータ転送を " \leftarrow " で表し、データ転送のソースおよびデスティネーションを、R0 ~ R7 のレジスタ名または信号名で指定する。例えば、制御語 {000, 011, 000, 0, 11, 0, 1} のレジスタ転送式は $R0 \leftarrow R3$ となる。各レジスタの初期値はレジスタ番号と等しい値で設定される。また、Constant In および Data In には各々 16 進数で 1 および 3B が与えられているものとする。

表 6.3: データパスの制御語エンコーディング

DR#	SA#	SB#	MB	FS	MD	WE
000: R0	000: R0	000: R0	0: B	01: $F = A + B$	0: F	0: No write
001: R1	001: R1	001: R1	1: Constant In	10: $F = A \oplus B$	1: Data In	1: Write
010: R2	010: R2	010: R2		11: $F = \bar{A}$		
011: R3	011: R3	011: R3				
100: R4	100: R4	100: R4				
101: R5	101: R5	101: R5				
110: R6	110: R6	110: R6				
111: R7	111: R7	111: R7				

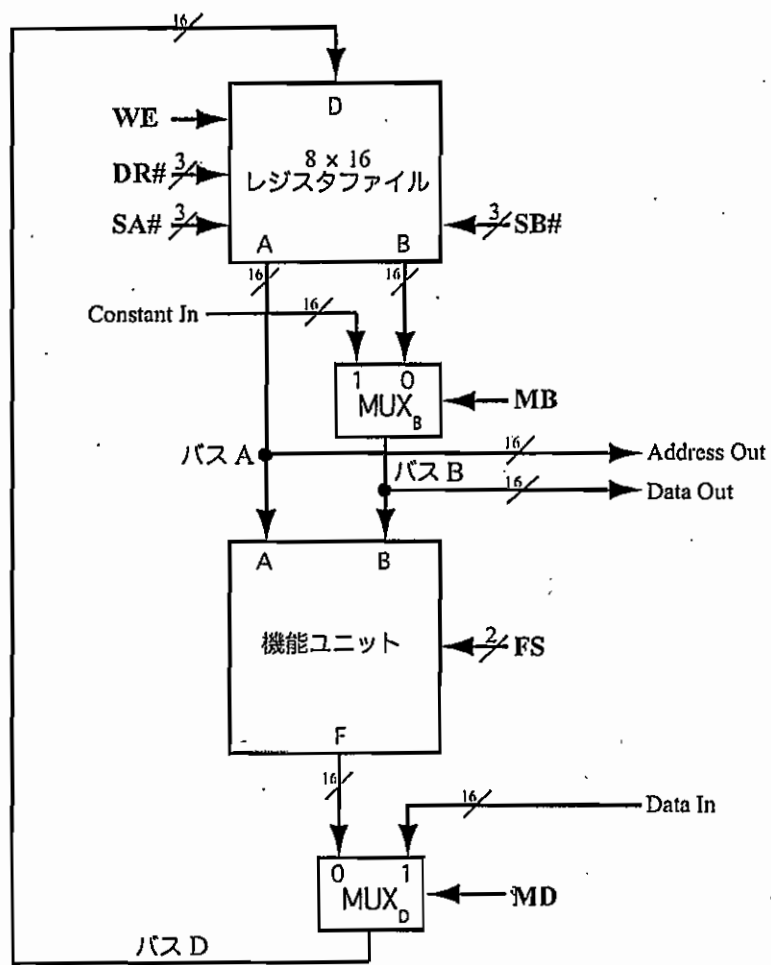


図 6.4: データバスの構成

7. 空欄を埋めることにより、以下の文を完成せよ。ただし同一番号は、同じ内容で埋めるものとする。空欄の大きさは文字数を反映しない。

$a > 0$, $b > 0$ なる 2 つの整数を入力とする以下の手続きについて考えよう。

[手続き A]

A1 $r := a$;

A2 $(r \geq b \rightarrow r := r - b)$

ここで、

- e を算術式とするとき、 $x := e$ は、 e の値を変数 x へ代入する手続きを表す。
- P を述語とし、 S を手続きとするとき、 $(P \rightarrow S)$ は、 P が真である限り手続き S の実行を繰り返す、 P が偽となると終了する手続きを表す。
- S_1, S_2, \dots, S_n がそれぞれ手続きであるとき、 $S_1; S_2; \dots; S_n$ は、順に S_1 から S_n までを実行する手続きを表す。
- 手続きの各行の左の A1, A2 などの記号は、その各部分手続きを参照するための行識別子であり、改行は自由に入れて良いものとする。

まず、 $a=17$, $b=3$ を入力として手続き A を実行すると、 r への代入は、① 回実行される。

この手続き A 中の A2 の実行中のいずれの時点においても、 a , b , r の値について常に成り立つ最も強い性質は、 a , b に関する初期条件 $a > 0 \wedge b > 0$ が保持される以外に以下がある。ここで、 P ならば Q が成立するとき、性質 P は、性質 Q より強いと言う。

$$\exists x ((a = \text{②}) \wedge \text{③} \wedge x \text{ は整数}) \wedge \text{④}$$

また、この手続きが終了した時点では、 r については、⑤ なる関係が成立しているから、その時点での r の値が、⑥ (日本語にて埋めよ。) となる。

ここで、 a を b で割った商も同時に、手続き終了時の x の値として得られるように、手続き A を修正し、次の手続き B を構成した。

ここで、次の関係に注意すれば、繰り返しを一回行う度に必要な x の値の変化のさせ方がわかる。

$$\forall x(a = \boxed{2} \Leftrightarrow a = (\boxed{7}) \times b + \boxed{8})$$

[手続き B]

B1 $r := a;$

B2 $x := \boxed{9};$

B3 $(r \geq b \rightarrow x := \boxed{7}; r := \boxed{8})$

また手続き A に簡単な効率化を施すために、手続き A の部分手続き A2 の代わりに、

A2' $(r \geq b \rightarrow c := b; (r \geq \boxed{10} \rightarrow r := \boxed{11}; c := c + c))$

を用いることができる。

さらに A2' に、新しい変数 e を導入することにより、手続き B の部分手続き B3 を、

B3' $(r \geq b \rightarrow c := \boxed{12}; e := \boxed{13};$

$(r \geq \boxed{10} \rightarrow r := \boxed{11}; c := c + c; x := \boxed{14}; e := \boxed{15}))$

に変更することにより、その商も効率よく計算する手続きを構成することが可能となる。

このようにして得られた最終的な手続きを、 $a=31$, $b=3$ を入力として実行すると、それが停止するまでに、 r , x , c に代入される値の履歴は、それぞれ以下の列のようになる。

r に代入される値の履歴: $\boxed{16}$

x に代入される値の履歴: $\boxed{17}$

c に代入される値の履歴: $\boxed{18}$

一般的には、この手続きは手続き B に比べて効率が良い。その理由は以下のように説明できる。すなわち、 $\boxed{19}$ (日本語にて埋めよ。) しながら、どのような入力の組み合わせについても、効率が良いという訳ではない。例えば、 $b=3$ を入力として、この手続きが手続き B に比べて効率が悪くなる場合の、最小の a の値は $\boxed{20}$ である。